

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-136320

(43) 公開日 平成10年(1998) 5月22日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 N 7/04

H 0 4 N 7/04

1 0 1

7/045

H 0 3 M 7/30

Z

H 0 3 M 7/30

H 0 4 L 1/00

F

H 0 4 L 1/00

H 0 4 N 7/13

Z

H 0 4 N 7/24

審査請求 未請求 請求項の数10 O L (全 12 頁)

(21) 出願番号

特願平8-291811

(22) 出願日

平成8年(1996)11月1日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 菊池 孝之

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

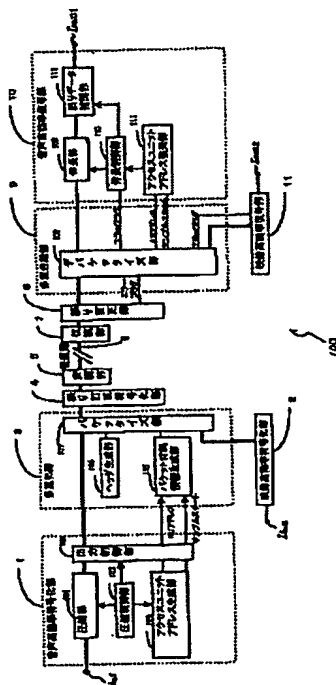
(74) 代理人 弁理士 國分 孝悦

(54) 【発明の名称】 デジタル伝送装置

(57) 【要約】

【課題】 伝送パケット内のデータ長が可変であっても、パケット単位での補間処理を可能とすることにより、効率良く伝送を行うデジタル伝送装置を提供する。

【解決手段】 ブロック化手段107で得られた所定の信号長のブロック信号には、圧縮プロセス情報付加手段105により、そのブロック内に含まれる圧縮信号の圧縮手段101における圧縮プロセスの情報が付加される。この圧縮プロセスの情報が付加されたブロック信号は、誤り検出／訂正符号化手段4で誤り検出／訂正符号化され、伝送手段6により伝送される。伝送されてきた信号は、誤り検出／訂正処理手段8で誤り検出／訂正処理が行われ、この結果として得られる誤り表示の状態により、伸張手段109及び補間手段112において、上記圧縮プロセス情報を用いた伸張処理及び補間処理が行われる。



【特許請求の範囲】

【請求項 1】 信号系列に相関性のあるデジタル信号を圧縮する圧縮手段と、
上記圧縮信号からの圧縮信号を所定の信号長単位にブロック化するブロック化手段と、
上記ブロック化手段からのブロック信号に、ブロック内に含まれる圧縮信号の上記圧縮手段における圧縮プロセスの情報を付加する圧縮プロセス情報付加手段と、
上記圧縮プロセス情報付加手段で圧縮プロセス情報が付加されたブロック信号にブロック単位で冗長信号を付加する誤り訂正符号化手段と、
上記誤り訂正符号化手段の出力信号を伝送する伝送手段と、
上記伝送手段により伝送されてきた信号に、その信号に付加された上記冗長信号により誤り検出を行い、その誤り検出結果に基づいて誤り訂正を行う誤り検出／訂正手段と、
上記誤り検出／訂正手段の出力信号をデジタル信号に伸張する伸張処理を行う伸張手段と、
上記伸張手段で得られたデジタル信号に上記相関性を利用した補間処理を行う補間手段と、
上記誤り検出／訂正手段の誤り検出結果及び上記誤り検出／訂正手段の出力信号に含まれる上記圧縮プロセス情報に基づいて、上記伸張手段の伸張処理及び上記補間手段の補間処理を制御する制御手段とを備えることを特徴とするデジタル伝送装置。

【請求項 2】 信号系列に相関性のあるデジタル信号を圧縮する圧縮手段と、
上記圧縮信号により圧縮された圧縮信号を所定の信号長単位にブロック化するブロック化手段と、
上記ブロック化手段から出力されるブロック信号にブロック単位で冗長信号を付加して誤りを検出若しくは訂正を可能とするための誤り検出／訂正符号化手段と、
上記誤り検出／訂正符号化手段により誤り検出／訂正符号化された誤り検出／訂正符号化信号を伝送路を介して伝送する伝送手段と、
上記伝送手段からの上記誤り検出／訂正符号化信号について誤り検出／訂正処理を行い、上記冗長信号を除去し、その結果として上記誤り検出／訂正信号に少なくとも誤りが存在する場合には、その誤り表示を出力する誤り検出／訂正処理手段と、
上記誤り検出／訂正処理手段から出力される誤り被検出／訂正処理信号をデジタル信号に伸張する伸張処理を行う伸張手段と、
上記誤り検出／訂正処理手段から出力される誤り表示の状態により上記デジタル信号に上記相関性を利用した補間処理を行う補間手段とを備えるデジタル伝送装置であって、
上記ブロック化手段から出力されるブロック信号に、ブロック内に含まれる上記圧縮信号の上記圧縮手段にお

る圧縮プロセスの情報を付加する圧縮プロセス情報付加手段を備え、

上記誤り検出／訂正処理手段から出力される誤り表示の状態により上記圧縮プロセスの情報をを用いて上記伸張処理及び上記補間処理を行うことを特徴とするデジタル伝送装置。

【請求項 3】 上記圧縮手段は、予め定められた第 1 の信号長単位に圧縮処理を行い、

上記ブロック化手段は、上記第 1 の信号長よりも短い第 2 の信号長である上記所定の信号長単位にブロック化を行うことを特徴とする請求項 1 又は 2 記載のデジタル伝送装置。

【請求項 4】 上記圧縮手段は、予め定められた第 1 の信号長単位に圧縮処理を行い、その圧縮処理のための補足情報と、上記第 1 の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、

上記ブロック化手段は、上記第 1 の信号長よりも短い第 2 の信号長である上記所定の信号長単位にブロック化を行い、

上記圧縮プロセス情報付加手段は、上記ブロック化手段からのブロック信号のうち、上記補足情報が含まれないブロックのみに上記圧縮プロセスの情報を付加することを特徴とする請求項 1 又は 2 記載のデジタル伝送装置。

【請求項 5】 上記圧縮手段は、予め定められた第 1 の信号長単位に圧縮処理を行い、その圧縮処理のための補足情報と、上記第 1 の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、

上記ブロック化手段は、上記第 1 の信号長よりも短い第 2 の信号長である上記所定の信号長単位にブロック化を行い、

上記伸張処理及び上記補間処理を行う際に、上記圧縮プロセスの情報により、誤りから復帰するブロックが上記補足情報であると判定された場合、上記第 1 の信号長単位の補間処理を行うことを特徴とする請求項 2 記載のデジタル伝送装置。

【請求項 6】 上記圧縮手段は、予め定められた第 1 の信号長単位に圧縮処理を行い、その圧縮処理のための補足情報と、上記第 1 の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、

上記ブロック化手段は、上記第 1 の信号長よりも短い第 2 の信号長である上記所定の信号長単位にブロック化を行い、

上記制御手段は、上記圧縮プロセスの情報により、誤りから復帰するブロックが上記補足情報であると判定した場合、上記第 1 の信号長単位の補間処理を行うように上記補間手段を制御することを特徴とする請求項 1 記載のデジタル伝送装置。

【請求項 7】 上記圧縮手段は、予め定められた第 1 の信号長単位に圧縮処理を行い、その圧縮処理のための補

足情報と、上記第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、

上記ブロック化手段は、上記第1の信号長よりも短い第2の信号長である上記所定の信号長単位にブロック化を行い、

上記圧縮プロセス情報付加手段は、ブロック化手段からのブロック信号のうち、上記補足情報により単独で上記伸張処理が可能となるブロックの最初の信号についての情報のみを有する上記圧縮プロセスの情報を付加することを特徴とする請求項1又は2記載のデジタル伝送装置。

【請求項8】 上記圧縮手段は、上記第1の信号長内の各信号を単独で上記伸張処理が可能となる単位に番地分けし、その番地分け情報と、上記単独で伸張処理が可能となる単位の最初の信号の位置情報とを含む上記補足情報を生成することを特徴とする請求項4～7の何れかに記載のデジタル伝送装置。

【請求項9】 上記圧縮手段は、映像信号及び音声信号を圧縮することを特徴とする請求項1又は2記載のデジタル伝送装置。

【請求項10】 上記圧縮手段は、MPEG方式により圧縮することを特徴とする請求項9記載のデジタル伝送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば、デジタルオーディオデータを圧縮し伝送するデジタル伝送装置に関するものである。

【0002】

【従来の技術】 例えば、デジタル化された映像信号及び音声（オーディオ）信号を遠隔地に伝送するデジタル伝送装置では、一般的に映像信号及びオーディオ信号を各々圧縮して多重化して伝送する方法が採用されている。また、近年では、圧縮方式としてMPEGを採用したデジタル伝送装置が主流になってきている。

【0003】 図3は、上述のようなデジタル伝送装置200の構成を示したものである。

【0004】 このデジタル伝送装置200は、例えば、圧縮方式としてMPEGを採用しており、上記図3に示すように、オーディオ信号をデジタル化して得られたデジタルオーディオデータを圧縮しオーディオアクセスユニットを生成してオーディオエレメンタリストリームとして出力する音声高能率符号化回路201と、映像信号をデジタル化して得られたデジタル映像データを圧縮し映像アクセスユニットを生成して映像エレメンタリストリームとして出力する映像高能率符号化回路202と、音声高能率符号化回路201からのオーディオエレメンタリストリーム及び映像高能率符号化回路202からの映像エレメンタリストリームを多重化して伝送パケット化する多重化回路203と、多重化回路2

03からの伝送パケットに誤り訂正のためのパリティをパケット単位で付加する誤り訂正符号化回路204と、誤り訂正符号化回路204の出力信号を変調する変調回路205と、変調回路205の出力信号を遠隔地に伝送する伝送路206と、伝送路206を介して伝送されてきた信号を復調する復調回路207と、復調回路207で得られた伝送パケットデータ中に含まれる誤りをパケット単位で訂正する誤り訂正回路208と、誤り訂正回路208の出力信号に多重化されているオーディオエレメンタリストリーム及び映像エレメンタリストリームを分離する多重分離回路209と、多重分離回路209からのオーディオエレメンタリストリームを復号してデジタルオーディオデータを出力する音声高能率復号回路210と、多重分離回路209からの映像エレメンタリストリームを復号してデジタル映像データを出力する映像高能率復号回路211とを備えている。

【0005】 上述のようなデジタル伝送装置200において、まず、音声高能率符号化回路201は、勧告ISO/IEC 11172-3（MPEG1）に従って、供給されたデジタルオーディオデータを圧縮してオーディオアクセスユニットを生成し、そのオーディオアクセスユニットを多重化回路203に対して連続的に出力する。映像高能率符号化回路201は、勧告ISO/IEC 13818-2（MPEG2）に従って、供給されたデジタル映像データを圧縮して映像アクセスユニットを生成し、その映像アクセスユニットを多重化回路203に対して連続的に出力する。

【0006】 多重化回路203は、音声高能率符号化回路201からの連続したオーディオアクセスユニット（以下、オーディオエレメンタリストリームと言う）と、映像高能率符号化回路201からの連続した映像アクセスユニット（以下、映像エレメンタリストリームと言う）とを各々所定のデータ長に切り出し、切り出した各データにパケットヘッダ及びパケット付加情報を付加して固定長にパケット化し、オーディオエレメンタリストリーム及び映像エレメンタリストリーム各々のビットレートに対応する頻度で各パケットを誤り訂正符号化回路204に対して出力する。例えば、勧告ISO/IEC 13818-3（MPEG2）に従ってパケット化する場合、オーディオエレメンタリストリームと映像エレメンタリストリームは、184バイト以下のデータに各々切り出され、切り出された各データにパケットヘッダ、及びアダプテーションフィールドに関する情報からなるパケット付属情報が付加されて188バイトにパケット化される。

【0007】 誤り訂正符号化回路204は、多重化回路203からの各パケットにリードソロモン符号等の誤り訂正符号のパリティデータを各々付加して変調回路205に供給する。

【0008】 変調回路205は、誤り訂正符号化回路2

04からのパケットデータを伝送路206に応じて変調し、伝送路206を介して復調回路207に対して送信する。

【0009】復調回路207は、伝送路206を経由して送信されてきたデータ（伝送パケットデータ）を復調して誤り訂正回路208に供給する。

【0010】誤り訂正回路208は、復調回路207からの伝送パケットデータ中に含まれる誤りをパケット単位で訂正し、その結果得られたエラーフラグとパケットを多重分離回路209に順次供給する。

【0011】多重分離回路209は、誤り訂正回路208から供給されるパケットが映像パケットであるか、又はオーディオパケットであるかを識別し、オーディオエレメンタリストリームと映像エレメンタリストリームに分離する。そして、多重分離回路209は、誤り訂正回路208からのエラーフラグと共に、オーディオエレメンタリストリームを音声高エネルギー復号回路210に供給し、映像エレメンタリストリームを映像高エネルギー復号回路211に供給する。

【0012】音声高エネルギー復号回路210は、勧告ISO/IEC 11172-3（MPEG1）に従って、多重分離回路209からのオーディオエレメンタリストリーム、すなわち圧縮されたオーディオアクセスユニットを伸張して、デジタルオーディオデータに復元する。このとき、音声高エネルギー復号回路210は、多重分離回路209からのエラーフラグを参照することにより、エラーデータに対して前置補間等の処理を行う。映像高エネルギー復号回路211は、勧告ISO/IEC 13818-2（MPEG2）に従って、多重分離回路209からの映像エレメンタリストリーム、すなわち圧縮された映像アクセスユニットを伸張して、デジタル映像データに復元する。このとき、映像高エネルギー復号回路211は、多重分離回路209からのエラーフラグを参照することにより、エラーデータに対してフレーム又はフィールド補間等の処理を行う。

【0013】

【発明が解決しようとする課題】ところで、上述のようなオーディオエレメンタリストリーム、すなわち連続したオーディオアクセスユニット各々は、所定の圧縮方式に従って予め定められたデータ量のデジタルオーディオデータを圧縮して得られた圧縮サンプルデータからなる。また、連続したオーディオアクセスユニットを固定長にパケット化して伝送する際、オーディオアクセスユニット内の圧縮サンプルデータには約47パケットを要する。

【0014】そこで、例えば、勧告ISO/IEC 11172-3

（MPEG1）に従って上述のようなオーディオエレメンタリストリーム（連続したオーディオアクセスユニット）を生成し、サンプリング周波数を48kHz、伝送レートを384kbp/sとして伝送する場合、各オーディオアクセスユニット内の圧縮サンプルデータには概ね

8.6kbit確保される。

【0015】しかしながら、圧縮サンプルデータを伝送するための約47パケットのうち、1つでも訂正不能なエラーパケットが存在した場合、各パケットに付加されるパケット付属情報の情報量は可変であるため、すなわちパケット内のデータ長は可変であるため、エラーパケット以降のパケットについては、圧縮サンプルデータのオーディオアクセスユニット内の位置情報が失われしうこととなる。このため、デジタルオーディオデータを復元する音声高エネルギー復号回路210のような復号回路は、エラーパケット以降のパケットのデータを利用した補間処理を行うことができず、最悪の場合、9.2kbitのオーディオアクセスユニットを全て補間処理にまわす必要があった。

【0016】上述のように、伝送パケット内のデータ長が可変である場合、従来のデジタル伝送装置は、パケット単位での補間処理を行うことができず、効率の良い伝送を行うことができなかった。

【0017】そこで、本発明は、上記の欠点を除去するために成されたもので、伝送パケット内のデータ長が可変であっても、パケット単位での補間処理を可能とすることにより、効率良く伝送を行うデジタル伝送装置を提供することを目的とする。

【0018】

【課題を解決するための手段】第1の発明は、信号系列に相関性のあるデジタル信号を圧縮する圧縮手段と、上記圧縮信号からの圧縮信号を所定の信号長単位にブロック化するブロック化手段と、上記ブロック化手段からのブロック信号に、ブロック内に含まれる圧縮信号の上記圧縮手段における圧縮プロセスの情報を付加する圧縮プロセス情報付加手段と、上記圧縮プロセス情報付加手段で圧縮プロセス情報が付加されたブロック信号にブロック単位で冗長信号を付加する誤り訂正符号化手段と、上記誤り訂正符号化手段の出力信号を伝送する伝送手段と、上記伝送手段により伝送されてきた信号に、その信号に付加された上記冗長信号により誤り検出を行い、その誤り検出結果に基づいて誤り訂正を行う誤り検出／訂正手段と、上記誤り検出／訂正手段の出力信号をデジタル信号に伸張する伸張処理を行う伸張手段と、上記伸張手段で得られたデジタル信号に上記相関性を利用した補間処理を行う補間手段と、上記誤り検出／訂正手段の誤り検出結果及び上記誤り検出／訂正手段の出力信号に含まれる上記圧縮プロセス情報に基づいて、上記伸張手段の伸張処理及び上記補間手段の補間処理を制御する制御手段とを備えることを特徴とする。第2の発明は、信号系列に相関性のあるデジタル信号を圧縮する圧縮手段と、上記圧縮信号により圧縮された圧縮信号を所定の信号長単位にブロック化するブロック化手段と、上記ブロック化手段から出力されるブロック信号にブロック単位で冗長信号を付加して誤りを検出若しくは訂正を可

能とするための誤り検出／訂正符号化手段と、上記誤り検出／訂正符号化手段により誤り検出／訂正符号化された誤り検出／訂正符号化信号を伝送路を介して伝送する伝送手段と、上記伝送手段からの上記誤り検出／訂正符号化信号について誤り検出／訂正処理を行い、上記冗長信号を除去し、その結果として上記誤り検出／訂正信号に少なくとも誤りが存在する場合には、その誤り表示を出力する誤り検出／訂正処理手段と、上記誤り検出／訂正処理手段から出力される誤り被検出／訂正処理信号をデジタル信号に伸張する伸張処理を行う伸張手段と、上記誤り検出／訂正処理手段から出力される誤り表示の状態により上記デジタル信号に上記相関性を利用した補間処理を行う補間手段とを備えるデジタル伝送装置であって、上記ブロック化手段から出力されるブロック信号に、ブロック内に含まれる上記圧縮信号の上記圧縮手段における圧縮プロセスの情報を付加する圧縮プロセス情報付加手段を備え、上記誤り検出／訂正処理手段から出力される誤り表示の状態により上記圧縮プロセスの情報をを用いて上記伸張処理及び上記補間処理を行うことを特徴とする。第3の発明は、上記第1又は第2の発明において、上記圧縮手段は、予め定められた第1の信号長単位に圧縮処理を行い、上記ブロック化手段は、上記第1の信号長よりも短い第2の信号長である上記所定の信号長単位にブロック化を行うことを特徴とする。第4の発明は、上記第1又は第2の発明において、上記圧縮手段は、予め定められた第1の信号長単位に圧縮処理を行い、その圧縮処理のための補足情報と、上記第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、上記ブロック化手段は、上記第1の信号長よりも短い第2の信号長である上記所定の信号長単位にブロック化を行い、上記圧縮プロセス情報付加手段は、上記ブロック化手段からのブロック信号のうち、上記補足情報が含まれないブロックのみに上記圧縮プロセスの情報を付加することを特徴とする。第5の発明は、上記第2の発明において、上記圧縮手段は、予め定められた第1の信号長単位に圧縮処理を行い、その圧縮処理のための補足情報と、上記第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、上記ブロック化手段は、上記第1の信号長よりも短い第2の信号長である上記所定の信号長単位にブロック化を行い、上記伸張処理及び上記補間処理を行う際に、上記圧縮プロセスの情報により、誤りから復帰するブロックが上記補足情報であると判定された場合、上記第1の信号長単位の補間処理を行うことを特徴とする。第6の発明は、上記第1の発明において、上記圧縮手段は、予め定められた第1の信号長単位に圧縮処理を行い、その圧縮処理のための補足情報と、上記第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、上記ブロック化手段は、上記第1の信号長よりも短い第2の信号長である上記所定の信号長単位にブロック化を行い、上記制御手段は、上記圧

縮プロセスの情報により、誤りから復帰するブロックが上記補足情報であると判定した場合、上記第1の信号長単位の補間処理を行うように上記補間手段を制御することを特徴とする。第7の発明は、上記第1又は第2の発明において、上記圧縮手段は、予め定められた第1の信号長単位に圧縮処理を行い、その圧縮処理のための補足情報と、上記第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号を生成し、上記ブロック化手段は、上記第1の信号長よりも短い第2の信号長である上記所定の信号長単位にブロック化を行い、上記圧縮プロセス情報付加手段は、ブロック化手段からのブロック信号のうち、上記補足情報により単独で上記伸張処理が可能となるブロックの最初の信号についての情報のみを有する上記圧縮プロセスの情報を付加することを特徴とする。第8の発明は、上記第4～第7の何れかの発明において、上記圧縮手段は、上記第1の信号長内の各信号を単独で上記伸張処理が可能となる単位に番地分けし、その番地分け情報と、上記単独で伸張処理が可能となる単位の最初の信号の位置情報とを含む上記補足情報を生成することを特徴とする。第9の発明は、上記第1又は第2の発明において、上記圧縮手段は、映像信号及び音声信号を圧縮することを特徴とする。第10の発明は、上記第9の発明において、上記圧縮手段は、MP E G方式により圧縮することを特徴とする。

【0019】

【作用】第1の発明によれば、ブロック化手段で得られた所定の信号長のブロック信号は、そのブロック内に含まれる圧縮信号の圧縮手段における圧縮プロセスの情報が付加され、誤り検出及び訂正のための冗長信号が付加されて伝送手段により伝送される。伝送されてきたブロック信号は、誤り検出が行われ、この誤り検出結果に基づいて、上記圧縮プロセス情報をを用いた伸張処理及び補間処理が行われる。これにより、伝送されてきたブロック信号にエラーが存在した場合、そのエラーブロック信号以降に伝送されてきた誤りの無いブロック信号には、そのブロック内の圧縮信号の圧縮手段における圧縮プロセスの情報が付加されているため、上記誤りの無いブロック信号内の圧縮信号を伸張することができ、伸張して得られたデジタル信号を利用して、伸張されなかったブロック信号に対して補間処理を行うことができる。第2の発明によれば、ブロック化手段で得られた所定の信号長のブロック信号は、そのブロック内に含まれる圧縮信号の圧縮手段における圧縮プロセスの情報が付加され、誤り検出／訂正符号化されて伝送手段により伝送される。伝送されてきた誤り検出／訂正符号化信号は、誤り検出／訂正処理が行われ、この結果として得られる誤り表示の状態により上記圧縮プロセス情報をを用いた伸張処理及び補間処理が行われる。これにより、伝送されてきた誤り検出／訂正符号化信号にエラーが存在した場合、その誤り検出／訂正符号化信号以降に伝送されてく

る誤りの無い誤り検出／訂正符号化信号には、その信号内の圧縮信号の圧縮手段における圧縮プロセスの情報が付加されているため、上記誤りの無い誤り検出／訂正符号化信号内の圧縮信号を伸張することができ、伸張して得られたデジタル信号を利用して、伸張されなかった誤り検出／訂正符号化信号に対して補間処理を行うことができる。第3の発明によれば、上記第1又は第2の発明において、予め定められた第1の信号長の圧縮信号が、上記第1の信号長よりも短い第2の信号長にブロック化され、そのブロック信号に上記圧縮プロセス情報が付加されて伝送される。第4の発明によれば、上記第1又は第2の発明において、圧縮手段における圧縮処理のための補足情報と、予め定められた第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号が、上記第1の信号長よりも短い第2の信号長にブロック化され、そのブロック化された信号に上記補足情報が含まれない場合にのみ、上記圧縮プロセス情報が付加される。すなわち、ブロック化され伝送される信号には、上記補足情報と上記圧縮プロセス情報の何れか一方が付加される。これにより、伝送されてきた信号にエラーが存在した場合、そのエラー以降に伝送されてくる誤りの無い信号には、上記補足情報又は上記圧縮プロセス情報が付加されているため、この誤りの無い信号内の圧縮信号を伸張することができ、伸張して得られたデジタル信号を利用して、伸張されなかった信号に対して補間処理を行うことができる。第5の発明によれば、上記第2の発明において、圧縮手段における圧縮手段のための補足情報と、予め定められた第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号が、上記第1の信号長よりも短い第2の信号長にブロック化され、そのブロック信号に上記圧縮プロセス信号が付加され、誤り検出／訂正符号化されて伝送される。そして、伝送されてきた誤り検出／訂正符号化信号にエラーが存在した場合、その誤り検出／訂正符号化信号以降に伝送されてくる誤りの無い誤り検出／訂正符号化信号に付加された圧縮プロセスの情報により、上記誤りの無い誤り検出／訂正符号化信号が上記補足情報であると判定された場合に、上記第1の信号長単位の補間処理が行われる。第6の発明によれば、上記第1の発明において、圧縮手段における圧縮手段のための補足情報と、予め定められた第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号が、上記第1の信号長よりも短い第2の信号長にブロック化され、そのブロック信号に上記圧縮プロセス信号が付加されて伝送される。そして、伝送されてきたブロック信号にエラーが存在した場合、そのエラーブロック信号以降に伝送されてきた誤りの無いブロック信号に付加された圧縮プロセスの情報により、上記誤りの無いブロック信号が上記補足情報であると判定された場合に、上記第1の信号長単位の補間処理が行われる。第7の発明によれば、上記第1又は第2の発明において、圧縮手段における圧縮処理のための補

足情報と、予め定められた第1の信号長内の各信号に対応する圧縮値とを含む圧縮信号が、上記第1の信号長よりも短い第2の信号長にブロック化され、そのブロック化された信号に上記圧縮プロセス情報が付加される。この圧縮プロセス情報は、ブロック化された信号のうち、上記補足情報により単独で上記伸張処理が可能となるブロックの最初の信号についての情報のみからなる。これにより、伝送されてきた信号にエラーが存在した場合、そのエラー以降に伝送されてきた誤りの無い信号には、上記圧縮プロセス情報が付加されているため、上記圧縮プロセス情報、すなわち上記補足情報により単独で上記伸張処理が可能となるブロックの最初の信号についての情報により、上記誤りの無い信号内の圧縮信号を伸張することができ、伸張して得られたデジタル信号を利用して、伸張されなかった誤り検出／訂正符号化信号に対して補間処理を行うことができる。第8の発明によれば、上記第4～第7の発明の何れかにおいて、予め定められた第1の信号長内の圧縮値が、単独で上記伸張処理が可能となる単位に番地分けされる。そして、この番地分け情報と、上記単独で伸張処理が可能となる単位の最初の信号の位置情報とが上記補足情報として生成され、この補足情報と上記圧縮値が上記第1の信号長の圧縮信号とされる。第9の発明によれば、上記第1又は第2の発明において、映像信号及び音声信号が圧縮されて伝送され、この伝送されてきた信号に上記伸張処理及び補間処理が行われる。第10の発明によれば、上記第9の発明において、上記映像信号及び音声信号は、MPEG方式により圧縮される。

【0020】

【発明の実施の形態】以下、本発明の実施の形態について図面を用いて説明する。

【0021】本発明に係るデジタル伝送装置は、例えば、図1に示すようなデジタル伝送装置100に適用される。

【0022】このデジタル伝送装置100は、圧縮方式としてMPEGを採用したものであり、上記図1に示すように、オーディオ信号をデジタル化して得られたデジタルオーディオデータが入力端子1in1を介して供給される音声高効率符号化回路1と、映像信号をデジタル化して得られたデジタル映像データが入力端子1in2を介して供給される映像高効率符号化回路2と、音声高効率符号化回路1及び映像高効率符号化回路2の各出力が供給される多重化回路3と、多重化回路3の出力が供給される誤り訂正符号化回路4と、誤り訂正符号化回路4の出力が供給される変調回路5とを備えており、変調回路5の出力が伝送路6を介して伝送されるようになっている。また、デジタル伝送装置100は、伝送路6を介して伝送されてきたデータが供給される復調回路7と、復調回路7の出力が供給される誤り訂正回路8と、誤り訂正回路8の出力が供給される多重分

離回路 9 と、多重分離回路 9 の出力が各々供給される音声高能率復号回路 10 及び映像高能率復号回路 11 とを備えており、音声高能率復号回路 10 の出力が出力端子 I out1 を介して出力され、映像高能率復号回路 11 の出力が出力端子 I out2 を介して出力されるようになされている。

【0023】さらに、音声高能率符号化回路 1、多重化回路 3、多重分離回路 9 及び音声高能率復号回路 10 の内部構成について具体的に説明すると、まず、音声高能率符号化回路 1 は、入力端子 I in1 からのデジタルオーディオデータが供給される圧縮回路 101 と、圧縮制御回路 102 と、圧縮制御回路 102 の出力が供給されるアクセスユニットアドレス生成回路 103 と、圧縮回路 101、圧縮制御回路 102 及びアクセスユニットアドレス生成回路 103 の各出力が供給される出力制御回路 104 とを備えており、圧縮回路 101 には、圧縮制御回路 102 の出力も供給されるようになされている。そして、出力制御回路 104 の出力が多重化回路 3 に供給されるようになされている。

【0024】多重化回路 3 は、出力制御回路 104 の出力が供給されるパケット付属情報生成回路 105 と、ヘッダ生成回路 106 と、出力制御回路 104、パケット付属情報生成回路 105、ヘッダ生成回路 106 及び映像高能率符号化回路 2 の各出力が供給されるパケットサイズ回路 107 とを備えており、パケットサイズ回路 107 の出力が誤り訂正符号化回路 4 に供給されるようになされている。

【0025】多重分離回路 9 は、誤り訂正回路 8 の出力が供給されるデパケットサイズ回路 108 を備えており、デパケットサイズ回路 108 の出力が音声高能率復号回路 10 及び映像高能率復号回路 11 に各々供給されるようになされている。

【0026】音声高能率復号回路 10 は、デパケットサイズ回路 108 の出力が各々供給される伸張回路 109、伸張制御回路 110 及びアクセスユニットアドレス復元回路 111 と、伸張回路 109 及び伸張制御回路 110 の各出力が供給される誤りデータ補間回路 112 とを備えており、伸張回路 109 には、伸張制御回路 110 の出力も供給されるようになされている。そして、誤りデータ補間回路 112 の出力が出力端子 I out1 を介して出力されるようになされている。

【0027】以下、上述のようなデジタル伝送装置 100 の動作について説明する。

【0028】まず、音声高能率符号化回路 1 において、圧縮制御回路 102 は、圧縮回路 101 の圧縮処理を制御すると共に、この制御と同期してアクセスユニットアドレス生成回路 103 も制御する。

【0029】圧縮回路 101 は、圧縮制御回路 102 から制御されることにより、例えば、勧告 ISO/IEC 11172-3 (MPEG1) に従って、入力端子 I in1 からのディ

ジタルオーディオデータを、予め定められたデータ量単位 (第 1 の信号長単位) で圧縮し、図 2 (a) に示すようなオーディオアクセスユニット Da に変換する。

【0030】このオーディオアクセスユニット Da は、上記図 2 (a) に示すように、圧縮パラメータフィールド Da1 と、圧縮サンプルデータ Da2 と、巡回冗長検査ビット (CRC: Cyclic Redundancy Check) Da3 とから構成される。圧縮パラメータフィールド Da1 は、圧縮サンプルデータ Da2 の圧縮属性を示すものであり、圧縮サンプルデータ Da2 は、上記予め定められたデータ量のデジタルオーディオデータに対応したものである。また、CRC Da3 は、伝送上のビット・エラーを検出するために用いられるものである。

【0031】アクセスユニットアドレス生成回路 103 は、圧縮制御回路 102 の制御に従って、上記図 2 (b) に示すように、圧縮サンプルデータ Da2 の内部を、圧縮サンプルデータブロック Sb0L, Sb0R, ..., Sb26L, Sb26R のように、単独で復元できる単位に分割し、各圧縮サンプルデータブロック Sb0L, Sb0R, ..., Sb26L, Sb26R に番地分け情報 [0], [1], ..., [52], [53] (以下、この番地分け情報をアクセスユニットアドレス Db と言う) を与える。また、アクセスユニットアドレス生成回路 103 は、上記図 2 (c) に示すように、各圧縮サンプルデータブロック Sb0L, Sb0R, ..., Sb26L, Sb26R の最初のビット位置情報 (以下、データスタートアドレス Dc と言う) を生成する。

【0032】尚、ここで言う「単独で復元できる」とは、圧縮パラメータフィールド Da1 の情報無しで復元できる、ということではない。

【0033】上述のようにして、圧縮回路 101 で生成されたオーディオアクセスユニット Da (圧縮値) と、アクセスユニットアドレス生成回路 103 で生成されたアクセスユニットアドレス Db 及びデータスタートアドレス Dc (補足情報) は、出力制御回路 104 の制御に従って多重化回路 3 に連続的に供給される。尚、この多重化回路 3 に供給される連続したオーディオアクセスユニット Da、アクセスユニットアドレス Db 及びデータスタートアドレス Dc を、オーディオエレメンタリストリーム Dd (上記図 2 (d)) と言う。

【0034】一方、映像高能率符号化回路 2 は、例えば、勧告 ISO/IEC 13818-2 (MPEG2) に従って、入力端子 I in2 からのデジタル映像データを圧縮して映像アクセスユニットに変換し、その映像アクセスユニットを多重化回路 203 に対して連続的に多重化回路 3 に供給する。尚、この多重化回路 3 に供給される連続した映像アクセスユニットを、映像エレメンタリストリームと言う。

【0035】次に、多重化回路 3 において、パケットタイ

ズ回路 107 は、上記図 2 (d) の破線に示すように、音声高能率符号化回路 1 の出力制御回路 104 からのオーディオエレメンタリストリーム Dd を所定のデータ長 L (第 2 の信号長)、例えば、勧告 ISO/IEC 13818-3

(MPEG 2) に従った 184 バイト以下のデータ長 L に切り出す。また、パケット化回路 107 は、映像高能率符号化回路 2 からの映像エレメンタリストリームについても、オーディオエレメンタリストリーム Dd と同様にして、所定のデータ長 L に切り出す。

【0036】これと同時に、ヘッダ生成回路 106 は、パケット化回路 107 で切り出されたデータ長 L のデータに付加するパケットヘッダを生成してパケット化回路 107 に供給する。また、パケット付属情報生成回路 105 も、パケット化回路 107 で切り出されたデータ長 L のデータに付加するパケット付属情報、例えば、勧告 ISO/IEC 13818-3 (MPEG 2) に従ったアダプテーションフィールドに関する情報を含むパケット付属情報を生成してパケット化回路 107 に供給する。

【0037】したがって、多重化回路 3 は、上述のようにして切り出したデータ長 L のデータに、ヘッダ生成回路 106 からのパケットヘッダと、パケット付属情報生成回路 105 からのパケット付属情報とを付加して固定長、例えば、勧告 ISO/IEC 13818-3 (MPEG 2) に従った 188 バイトにパケット化して誤り訂正符号化回路 4 に供給する。

【0038】ここで、上述のようにしてオーディオエレメンタリストリーム Dd をパケット化して得られる各オーディオパケット (音声パケット De1) は、上記図 2 (f) に示すように、データ長 L のデータ (ペイロード) Df3 にヘッダ生成回路 106 で生成されたパケットヘッダ Df1 と、パケット付属情報生成回路 105 で生成されたパケット付属情報 Df2 とが付加され、さらに、上記図 2 (g) に示すように、パケット付属情報 Df2 にアクセスユニットアドレス Dg1 及びデータスタートアドレス Dg2 を含んだ構成とする。

【0039】すなわち、パケット付属情報生成回路 105 は、音声パケット De1 に対するパケット付属情報 Df2 を生成する際、音声高能率符号化回路 1 の出力制御回路 104 からのアクセスユニットアドレス Db を、すなわちその音声パケット De1 に含まれる単独で復号可能な上記図 2 (a) に示した S b O L のような圧縮サンプルデータブロックのアドレス値 (アクセスユニットアドレス Dg1) をパケット付属情報 Df2 の所定のフィールドに格納すると共に、音声高能率符号化回路 1 の出力制御回路 104 からのデータスタートアドレス Dc を用いてその圧縮サンプルデータブロックがどの位置から開始しているかの情報 (データスタートアドレス Dg2) を生成してパケット付属情報 Df2 の所定のフィールドに格納する。

【0040】したがって、音声パケット De1 に付加されるパケット付属情報 Df2 は、上記図 2 (g) に示すよう

に、アクセスユニットアドレス Dg1 (=上記図 2 (b) の Db [X]) とデータスタートアドレス Dg2 (=上記図 2 (c) の Dc) を、上述した圧縮サンプルデータ Da2 の圧縮回路 101 における圧縮プロセスの情報として含んだものとなる。

【0041】上述のようにして、多重化回路 3 は、パケット化回路 107 により、オーディオエレメンタリストリーム Dd 及び映像エレメンタリストリームを各々固定長にパケット化し、各パケットを、オーディオエレメンタリストリーム Dd 及び映像エレメンタリストリーム各々のビットレートに対応する頻度で誤り訂正符号化回路 4 に供給する。

【0042】次に、誤り訂正符号化回路 4 は、多重化回路 3 のパケット化回路 107 からのパケットに、リードソロモン符号等の誤り訂正符号のパリティデータ (冗長信号) をパケット単位で付加して変調回路 5 に供給する。

【0043】そして、変調回路 5 は、誤り訂正符号化回路 4 でパリティデータが付加されたパケットを伝送路 6 に応じて変調し、伝送路 6 を介して復調回路 7 に供給する。

【0044】したがって、復調回路 7 には、上記図 2 (e) に示すように、映像パケット De2 と音声パケット De1 が多重化された伝送パケットデータ De が供給されることとなる。

【0045】次に、復調回路 7 は、伝送路 6 を介して供給された伝送パケットデータ De をパケット単位で復調し、誤り訂正回路 8 に供給する。

【0046】次に、誤り訂正回路 8 は、復調回路 7 からのパケットに付加されたパリティデータを用いて誤り訂正を行い、その結果得られたエラーフラグ (誤り表示) と共に、誤り訂正を行ったパケットを多重分離回路 9 に供給する。

【0047】次に、多重分離回路 9 において、デパケット化回路 108 は、誤り訂正回路 8 からのパケットが音声パケット De1 又は映像パケット De2 であるかの識別を行い、オーディオエレメンタリストリーム Dd と映像エレメンタリストリームに分離する。そして、デパケット化回路 108 は、オーディオエレメンタリストリーム Dd を誤り訂正回路 8 からのエラーフラグと共に、音声高能率復号回路 10 に供給し、映像エレメンタリストリームを誤り訂正回路 8 からのエラーフラグと共に、映像高能率復号回路 11 に供給する。

【0048】ここで、デパケット化回路 108 は、パケットの識別を行う際、音声パケット De1 については、そのパケットに付加されたパケット付属情報 Df2 からアクセスユニットアドレス Dg1 とデータスタートアドレス Dg2 を抽出して音声高能率復号回路 10 に供給する。

【0049】したがって、音声高能率復号回路 10 においては、デパケット化回路 108 からのオーディオエ

レメンタリストリームDd が伸張回路109に供給され、デバッケタイズ回路108からのエラーフラグが伸張制御回路110に供給され、さらに、デバッケタイズ回路108からのアクセスユニットアドレスDg1とデータスタートアドレスDg2がアクセスユニットアドレス復元回路111に供給される。

【0050】次に、音声高能率復号回路10において、伸張回路109は、例えば、勧告ISO/IEC 11172-3 (MPEG1)に従って、デバッケタイズ回路108からのオーディオエレメンタリストリームDdを伸張し、デジタルオーディオデータを復元する。

【0051】これと同時に、伸張制御回路110は、この伸張回路109の伸張処理を制御する。

【0052】ここで、伸張回路109で伸張処理が行われているパケットにエラーが存在した場合、伸張制御回路110は、デバッケタイズ回路108からのエラーフラグにより、エラーが存在することを認識し、伸張回路109に次に誤りの無いパケットが入力されるまで、伸張処理が停止されるように伸張回路109を制御する。

【0053】そして、伸張制御回路110は、伸張処理回路109に誤りの無いパケットが入力されたことを認識すると、それと同時に、アクセスユニットアドレスDg1とデータスタートアドレスDg2をアクセスユニットアドレス復元回路111に要求する。これにより、アクセスユニットアドレス復元回路111は、デバッケタイズ回路108からのアクセスユニットアドレスDg1とデータスタートアドレスDg2、すなわち上記誤りの無いパケットに対応したアクセスユニットアドレスDg1とデータスタートアドレスDg2を伸張制御回路110に供給する。

【0054】伸張制御回路110は、アクセスユニットアドレス復元回路111からのアクセスユニットアドレスDg1及びデータスタートアドレスDg2により、上記誤りの無いパケットの単独で復元可能な圧縮サンプルデータブロックの入力タイミング及びアクセスユニットアドレスを判別し、それに対応する圧縮パラメータフィールドDa1を検索し参照して伸張処理を行うように、伸張回路109を制御する。

【0055】上述のようにして、伸張回路109で復元されたデジタルオーディオデータは、誤りデータ補間回路112に供給される。

【0056】そして、伸張制御回路110は、補間処理を行うように、誤りデータ補間回路112を制御する。

【0057】これにより、誤りデータ補間回路112は、伸張回路109からのデジタルオーディオデータにおいて、伸張処理が成されていない圧縮サンプルデータブロックに補間処理等を行う。

【0058】そして、誤りデータ補間回路112で補間処理等が行われたデジタルオーディオデータが、出力端子1out1を介して出力される。

【0059】一方、映像高能率復号回路11は、例えば、勧告ISO/IEC 13818-2 (MPEG2)に従って、多重分離回路9のデバッケタイズ回路108からの映像エレメンタリストリームを伸張して、デジタル映像データに復元する。このとき、映像高能率復号回路11は、デバッケタイズ回路108からのエラーフラグを参照することにより、エラーデータに対してフレーム又はフィールド補間等の処理を行う。

【0060】そして、この映像高能率復号回路11で復元され補間処理等が行われたデジタル映像データが、出力端子1out2を介して出力される。

【0061】上述のように、デジタル伝送装置100では、単独で復元可能な上記図2(a)のSb0Lのような圧縮サンプルデータブロックのアドレス値(アクセスユニットアドレスDg1)、及びその圧縮サンプルデータブロックがパケットのどの位置から開始しているかの情報(データスタートアドレスDg2)を、圧縮サンプルデータブロックの圧縮回路101における圧縮プロセスの情報としてパケットに付加して伝送するように構成したことにより、伝送されてきたパケットにエラーが存在した場合、次に伝送されてきた誤りの無いパケットに付加された上記圧縮プロセスの情報により、その誤りの無いパケット中の単独で復元可能な圧縮サンプルデータブロックの入力タイミング及びアドレス値を容易に判別することができる。このため、上記誤りの無いパケット中の単独で復元可能な圧縮サンプルデータブロックを伸張して得られた復元データにより、伸張されなかった圧縮サンプルデータブロックに対して補間処理を行うことができる。例えば、デジタル伝送装置100において、勧告ISO/IEC 11172-3 (MPEG1)に従ってオーディオエレメンタリストリーム(連続したオーディオアクセスユニット)を生成し、サンプリング周波数を48kHz、伝送レートを384kbp/sとして伝送する場合、従来では、最悪の場合、9.2kbitのオーディオアクセスユニットを全て補間処理にまわす必要があったのに対して、伝送パケットに11ビットのパケット付属情報を付加するだけで、1.4kbitのデータ補間で済ませることができる。したがって、このデジタル伝送装置100は、伝送されてきたパケットにエラーが存在した場合でも、エラーパケット以降のパケット内の圧縮サンプルデータの位置情報は失われないため、パケット内のデータ長が可変長であっても、パケット単位の補正処理を行うことができ、効率の良い伝送処理を行うことができる。

【0062】尚、パケット付属情報生成回路105は、上記図2(b)及び(c)に示したようなアクセスユニットアドレスDb及びデータスタートアドレスDcが含まれない音声パケットDe1に付加するパケット付属情報Df2に対してのみ、その所定のフィールドにアクセスユニットアドレスDg1及びデータスタートアドレスDg2を

格納することとしてもよい。

【0063】

【発明の効果】以上説明したように本発明によれば、ブロック化手段によりブロック化された信号に、ブロック内に含まれている圧縮信号の圧縮信号における圧縮プロセスの情報を付加して伝送し、伝送されてきた信号に誤り検出を行った結果に基づいて、上記圧縮プロセスの情報を用いて伸張処理及び補間処理を行うように構成したことにより、ブロック内のデータ長が可変であっても、ブロック単位で補間処理を行うことができる。したがって、効率の良い伝送を行うことができる。例えば、勧告 ISO/IEC 11172-3 (MPEG 1) に従って圧縮し、サンプリング周波数を 48 kHz、伝送レートを 384 kbps として伝送する場合、従来では、最悪の場合、9、2 kbit のブロック化された信号を全て補間処理にまわす必要があったのに対して、ブロック化された信号に 11 ビットの圧縮プロセス情報を付加するだけで、1、4 kbit の補間処理で済ませることができる。

【図面の簡単な説明】

【図 1】本発明に係るデジタル伝送装置の構成を示すブロック図である。

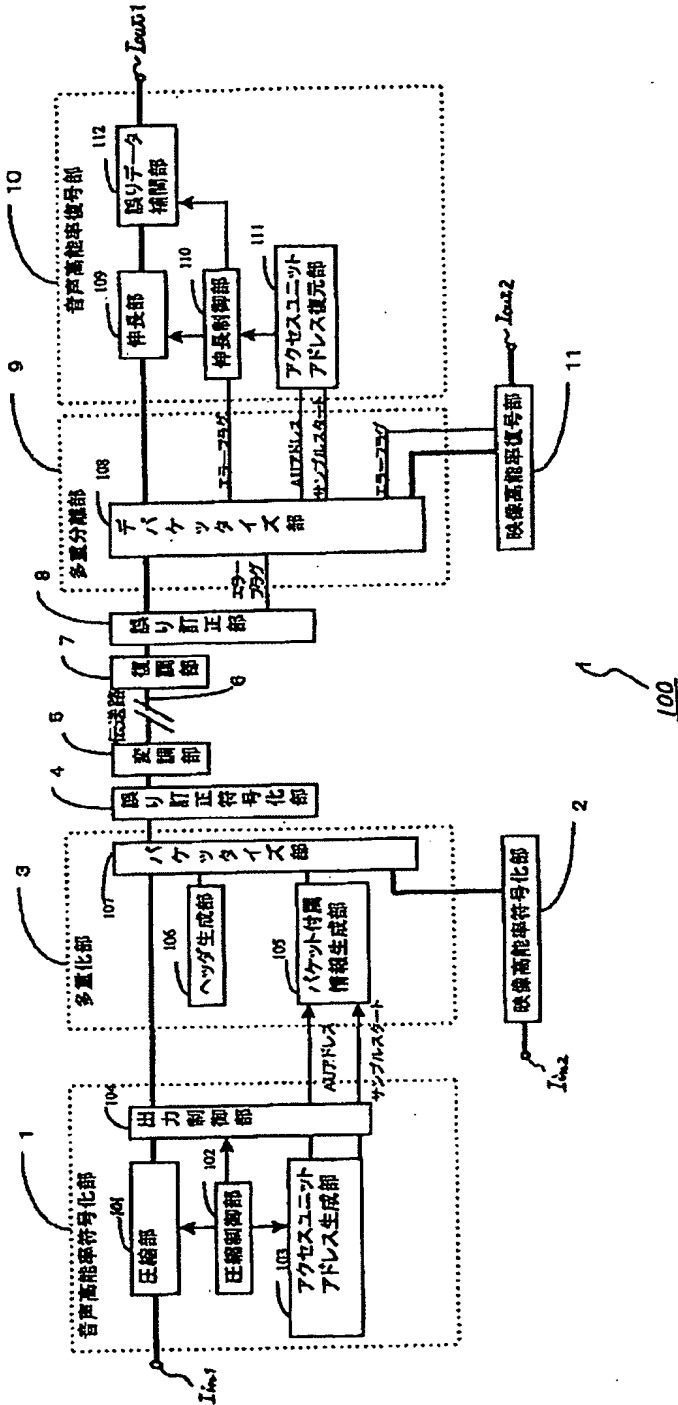
【図 2】上記デジタル伝送装置において、送信データを説明するための図である。

【図 3】従来のデジタル伝送装置の構成を示すブロック図である。

【符号の説明】

- | | |
|-----|------------------|
| 1 | 音声高能率符号化回路 |
| 2 | 映像高能率符号化回路 |
| 3 | 多重化回路 |
| 4 | 誤り訂正符号化回路 |
| 5 | 変調回路 |
| 6 | 伝送路 |
| 7 | 復調回路 |
| 8 | 誤り訂正回路 |
| 9 | 多重分離回路 |
| 10 | 音声高能率復号回路 |
| 11 | 映像高能率復号回路 |
| 100 | デジタル伝送装置 |
| 101 | 圧縮回路 |
| 102 | 圧縮制御回路 |
| 103 | アクセスユニットアドレス生成回路 |
| 104 | 出力制御回路 |
| 105 | パケット付属情報生成回路 |
| 106 | ヘッダ生成回路 |
| 107 | パケットサイズ回路 |
| 108 | デパケットサイズ回路 |
| 109 | 伸張回路 |
| 110 | 伸張制御回路 |
| 111 | アクセスユニットアドレス復元回路 |
| 112 | 誤りデータ補間回路 |

【図1】



【図3】

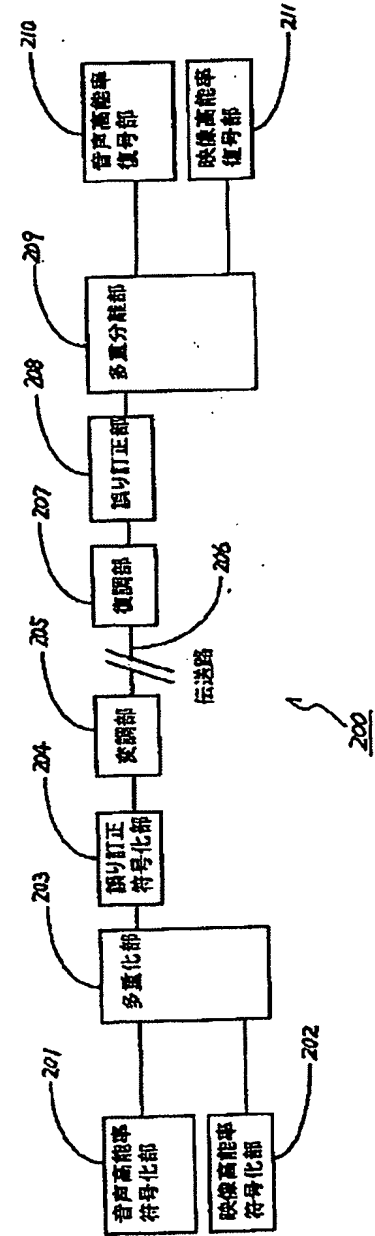


Figure 1 illustrates a sequence of steps for transmitting a packet with audio data. The diagrams are labeled (a) through (h).

- (a) 音声アクセスユニット D_{a1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.
- (b) アクセスユニットアドレス D_{b1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.
- (c) データスタートアドレス D_{c1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.
- (d) 音声エレメントリスト D_{d1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.
- (e) 伝送パケット D_{e1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.
- (f) 伝送パケット D_{f1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.
- (g) パケット付属情報 (可変長) D_{g1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.
- (h) パケット付属情報 (可変長) D_{h1} : Shows a packet structure with fields: ST0L, ST0R, SB1L, SB1R, S02L, S02R, S03, and CRC. A label "圧縮サンプルデータ D_{a2} " points to the S02L and S02R fields.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-136320

(43)Date of publication of application : 22.05.1998

(51)Int.Cl.

H04N 7/04
H04N 7/045
H03M 7/30
H04L 1/00
H04N 7/24

(21)Application number : 08-291811

(71)Applicant : CANON INC

(22)Date of filing : 01.11.1996

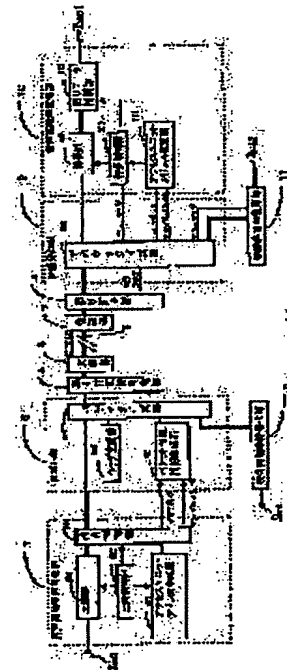
(72)Inventor : KIKUCHI TAKAYUKI

(54) DIGITAL TRANSMITTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the digital transmitter in which transmission is efficiently conducted by attaining interpolation processing in the unit of packets even when a data length in a transmission packet is variable.

SOLUTION: A compressed process information addition means 105 adds information of a compression process by a compression means 101 in a compression signal included in a block to a block signal with a prescribed length of a signal obtained by a block processing means 107. The block signal with information of compression process added thereto is given to an error check/correction coding means 4, in which the signal is subject to error check/correction coding and the resulting signal is sent by a transmission means 6. The transmitted signal is given to an error check/correction processing means 8, in which error check/correction processing is conducted, and an expansion means 109 and an interpolation means 112 conduct expansion and interpolation processing using the compression process information depending on a state of error display obtained as a result.



PU020122 (JP10136320) ON 8512

- (19) Patent Agency of Japan (JP)
- (12) Official report on patent publication (A)
- (11) Publication number: 10-136320
- (43) Date of publication of application: 22.05.1998
- (51) Int.Cl. H04N 7/04 H04N 7/045 H03M 7/30
H04L 1/00 H04N 7/24
- (21) Application number: 8-291811
- (22) Date of filing: 01.11.1996
- (71) Applicant: Canon INC
- (72) Inventor: Kikuchi Takayuki
- (54) Title of the invention: Digital transmitter
- (57) Abstract:

Problem to be solved: To provide the digital transmitter in which transmission is efficiently conducted by attaining interpolation processing in the unit of packets even when a data length in a transmission packet is variable.

Solution: A compressed process information addition means 105 adds information of a compression process by a compression means 101 in a compression signal included in a block to a block signal with a prescribed length of a signal obtained by a block processing means 107. The block signal with information of compression process added thereto is given to an error check/correction coding means 4, in which the signal is subject to error check/correction coding and the resulting signal is sent by a transmission means 6.

The transmitted signal is given to an error check/correction processing means 8, in which error check/correction processing is conducted, and an expansion means 109 and an interpolation means 112 conduct expansion and interpolation processing using the compression process information depending on a state of error display obtained as a result.

[Claims]

[Claim 1] A digital transmission device including a compression means that compresses a digital signal which has correlativity in a signal series, a blocking means that blocks a compression signal from the mentioned above compression signal per predetermined signal length, a compression process information adding means that adds information on a compression process in the mentioned above compression means of a compression signal included in a block signal from the mentioned above blocking means in a block, an error correcting coding means to add redundancy signals to a block signal with which compression process information was added by the mentioned above compression process information adding means by a block unit, to a signal transmitted by transmission means that transmits an output signal of the mentioned above error correcting coding means, and the mentioned above transmission means. The error detection/correcting means that performs error detection with the mentioned above redundancy signals added to the signal, and performs an error correction based on

the error detection result, an expansion means which performs an expansion process which elongates an output signal of the mentioned above error detection/correcting means to a digital signal, an interpolation means which performs interpolation processing which used the mentioned above correlativity for a digital signal acquired by the mentioned above expansion means, a control means that controls an expansion process of the mentioned above expansion means, and interpolation processing of the mentioned above interpolation means based on the mentioned above compression process information included in an error detection result of the mentioned above error detection /correcting means and an output signal of the mentioned above error detection/correcting means.

[Claim 2] The digital transmission device including a compression means that compresses a digital signal that has correlativity in a signal series, a blocking means that blocks a compression signal compressed by the mentioned above compression signal per predetermined signal length, the error detection /correction coding means for adding redundancy signals to a block signal outputted from the mentioned above blocking means by a block unit and enabling detection or correction for an error, a transmission means that transmits the error detection / correction coding signal error detection/correction-coding by the mentioned above error detection / correction coding means via a transmission

line, error detection/correction processing is performed about the mentioned above error detection / correction coding signal from the mentioned above transmission means, when the mentioned above redundancy signals are removed and an error exists in the mentioned above error detection/correction signal at least as the result, the error detection / a correction processing means to output the error indication, and an expansion means that performs an expansion process which elongates an error detecting / correction processing signal outputted from the mentioned above error detection / correction processing means to a digital signal, an interpolation means which performs interpolation processing which used the mentioned above correlativity for the mentioned above digital signal according to a state of an error indication outputted from the mentioned above error detection / correction processing means, to a block signal outputted from the mentioned above blocking means, a compression process information adding means that adds information on a compression process in the mentioned above compression means of the mentioned above compression signal included in a block, the mentioned above expansion process and the mentioned above interpolation processing are performed using information on the mentioned above compression process according to a state of an error indication outputted from the mentioned above error detection / correction processing means.

[Claim 3] The digital transmission device according to claim 1 or 2 characterized by that the mentioned above compression means performs compression processing per 1st signal length defined preliminary and the mentioned above blocking means blocks per signal length predetermined that is the 2nd signal length shorter than the above 1st signal length.

[Claim 4] The digital transmission device according to claim 1 or 2 adding information on the mentioned above compression process only to a block with which the mentioned above supplementary information is not included among block signals from the mentioned above blocking means, the mentioned above compression means performs compression processing per 1st signal length defined preliminary, and is the supplementary information for the compression processing, a compression value corresponding to each signal in signal length of the above 1st, generating a compression signal characterized by including the following, and the mentioned above blocking means, block per signal length predetermined that is the 2nd signal length shorter than the above 1st signal length and the mentioned above compression process information adding means.

[Claim 5] The digital transmission device according to claim 2 characterized by performing interpolation processing of a signal length unit of the above 1st when judged with a block which returns from an error being the mentioned above supplementary information, the

mentioned above compression means performs compression processing per 1st signal length defined preliminary, and is the supplementary information for the compression processing, a compression value corresponding to each signal in signal length of the above 1st, generating a compression signal characterized by including the mentioned above blocking means, when blocking per signal length predetermined that is the 2nd signal length shorter than the 1st signal length of the above and performing the mentioned above expansion process and the mentioned above interpolation processing, using information on the mentioned above compression process.

[Claim 6] The digital transmission device according to claim 1 controlling the mentioned above interpolation means by information on the mentioned above compression process to perform interpolation processing of a signal length unit of the above 1st when it judges with a block that returns from an error being the mentioned above supplementary information, the mentioned above compression means performs compression processing per 1st signal length defined preliminary, and is the supplementary information for the compression processing, a compression value corresponding to each signal in signal length of the above 1st, generating a compression signal characterized by including the mentioned above blocking means, block per signal length predetermined that is the 2nd signal length shorter than the 1st signal

length of the above and the mentioned above control means,

[Claim 7] The digital transmission device according to claim 1 or 2 adding information on the mentioned above compression process that it has only the information about a signal of the beginning of a block whose the mentioned above expansion process becomes possible independently by the mentioned above supplementary information among block signals from a blocking means, generating a compression signal characterized by including the mentioned above blocking means, block per signal length predetermined that is the 2nd signal length shorter than the above 1st signal length and the mentioned above compression process information adding means, the mentioned above compression means performs compression processing per 1st signal length defined preliminary, and is the supplementary information for the compression processing, a compression value corresponding to each signal in signal length of the above 1st.

[Claim 8] The digital transmission device according to any one of claims 4 to 7 generating the mentioned above supplementary information characterized by including the mentioned above compression means, address division information to a unit whose the mentioned above expansion process becomes possible independently about each signal in signal length of the above 1st, position information on a signal of the

beginning of a unit whose expansion process becomes possible by the mentioned above independent one.

[Claim 9] The digital transmission device according to claim 1 or 2 characterized by that the mentioned above compression means compresses a video signal and an audio signal.

[Claim 10] The digital transmission device according to claim 9 compressing the mentioned above compression means with MPEG system.

[Detailed description of the invention]

[0001]

[Field of the invention] This invention relates to the digital transmission device that compresses and transmits digital audio information, for example.

[0002]

[Description of the prior art] For example, in the digital transmission device that transmits the video signal and sound (audio) signal which were digitized to a remote place, the method of compressing a video signal and an audio signal respectively, multiplexing them, and generally, transmitting them is adopted. In recent years, the digital transmission device that adopted MPEG as compression technology is becoming in use.

[0003] Drawing 3 shows the composition of the above digital transmission devices 200.

[0004] MPEG is used for this digital transmission device 200 as compression technology, for example. The sound high efficiency coding circuit 201 that compresses the digital audio information produced by

digitizing an audio signal, generates an audio access unit, and is outputted as audio elemental stream as shown on the mentioned above drawing 3, the image high efficiency coding circuit 202 that compresses the digital video data produced by digitizing a video signal, generates an image access unit, and is outputted as image elemental stream, the multiplexing circuit 203 which multiplexes and transmission packetizes audio elemental stream from the sound high efficiency coding circuit 201, and image elemental stream from the image high efficiency coding circuit 202, the error correcting coding circuit 204 that adds the parity for an error correction to the transmission packet from the multiplexing circuit 203 by a packet unit, the modulation circuit 205 that modulates the output signal of the error correcting coding circuit 204, the transmission line 206 which transmits the output signal of the modulation circuit 205 to a remote place, the demodulator circuit 207 that restores to the signal transmitted by the transmission line 206, and the error correction circuit 208 that corrects the error contained in the transmission packet data obtained in the demodulator circuit 207 by a packet unit, the demultiplexing circuit 209 that separates the audio elemental stream and image elemental stream which have been multiplexed to the output signal of the error correction circuit 208, the sound highly efficient decoder circuit 210 that decodes the audio elemental stream from the demultiplexing circuit 209, and outputs

digital audio information, it has the image highly efficient decoder circuit 211 which decodes the image elemental stream from the demultiplexing circuit 209 and outputs a digital video data.

[0005] In the above digital transmission devices 200, first the sound high efficiency coding circuit 201, the supplied digital audio information is compressed according to advice ISO/IEC 11172-3 (MPEG1), an audio access unit is generated, and the audio access unit is continuously outputted to the multiplexing circuit 203. The image high efficiency coding circuit 201 compresses the supplied digital video data according to advice ISO/IEC 13818-2 (MPEG 2), generates an image access unit, and outputs the image access unit continuously to the multiplexing circuit 203.

[0006] The audio access unit (next audio elemental stream) which the multiplexing circuit 203 followed from the sound high efficiency coding circuit 201, the image access unit that continued from the image high efficiency coding circuit 201 (it is next called image elemental stream). It starts to predetermined data length respectively, a packet header and packet additional information are added to each cut-down data, it packetizes to fixed length and each packet is outputted to it to the error correcting coding circuit 204 by audio elemental stream and the frequency corresponding to the bit rate of each image elemental stream. For example, when packetizing according to advice ISO/IEC 13818-3 (MPEG 2), audio elemental stream

and image elemental stream, the packet attached information that is respectively started by 184 bytes or less of data, and becomes each cut-down data from a packet header and the information about the adaptation field is added, and it is packetized by 188 bytes.

[0007] The error correcting coding circuit 204 adds respectively the parity data of error correcting codes, such as a Reed Solomon code, to each packet from the multiplexing circuit 203 and supplies it to the modulation circuit 205.

[0008] The modulation circuit 205 becomes irregular according to the transmission line 206 and transmits the packet data from the error correcting coding circuit 204 to the demodulator circuit 207 by the transmission line 206.

[0009] The demodulator circuit 207 restores to the data (transmission packet data) transmitted by the transmission line 206, and supplies it to the error correction circuit 208.

[0010] The error correction circuit 208 corrects the error contained in the transmission packet data from the demodulator circuit 207 by a packet unit, and supplies the error flag and packet that were obtained as a result to the demultiplexing circuit 209 one by one.

[0011] The demultiplexing circuit 209 identifies whether the packet supplied from the error correction circuit 208 is a video packet or it is an audio packet, and divides it into audio elemental stream and image elemental stream.

And with the error flag from the error correction circuit 208, the demultiplexing circuit 209 supplies audio elemental stream to the sound highly efficient decoder circuit 210, and supplies image elemental stream to the image highly efficient decoder circuit 211.

[0012] According to advice ISO/IEC 11172-3 (MPEG1), the sound highly efficient decoder circuit 210 elongates, the audio elemental stream, namely, the compressed audio access unit, from the demultiplexing circuit 209, and restores it to digital audio information. At this time, the sound highly efficient decoder circuit 210 processes introduction interpolation etc. to error data by referring to the error flag from the demultiplexing circuit 209. According to advice ISO/IEC 13818-2 (MPEG 2), the image highly efficient decoder circuit 211 elongates, the image elemental stream, namely, the compressed image access unit, from the demultiplexing circuit 209, and restores it to a digital video data. At this time, the image highly efficient decoder circuit 211 processes a frame or field interpolation to error data by referring to the error flag from the demultiplexing circuit 209.

[0013]

[Problems to be solved by the invention] By the way, the above audio elemental streams of each, namely, the continuous audio access units, consist of compression sample data produced by compressing the digital audio information of the data volume preliminary defined according to predetermined compression technology.

When packetizing the continuous audio access unit to fixed length and transmitting it to it, the compression sample data in an audio access unit takes about 47 packets.

[0014] Next, for example, according to advice ISO/IEC 11172-3 (MPEG1), the above audio elemental streams (continuous audio access unit) are generated, when transmitting 48 kHz and a transmission rate as 384k bps, the 8.6kbit reservation of the sampling frequency is carried out in general at the compression sample data in each audio access unit.

[0015] However, since the amount of information of the packet attached information added to each packet is variable when at least one error packet which cannot be corrected exists among about 47 packets for transmitting compression sample data, that is, since the data length in a packet is variable, about the packet after an error packet, the position information in the audio access unit of compression sample data will be lost and it will be kept. For this reason, a decoder circuit like the sound highly efficient decoder circuit 210 that restores digital audio information, interpolation processing using the data of the packet after an error packet could not be performed, but when the worst, all the audio access units of 9.2kbit needed to be turned to interpolation processing.

[0016] As mentioned above, when the data length in a transmission packet was variable, the conventional digital transmission device could not perform

interpolation processing by a packet unit and was not able to perform efficient transmission.

[0017] Next, an object of this invention is to provide the digital transmission device that transmits efficiently by having accomplished in order to remove the mentioned above problem and enabling interpolation processing by a packet unit, even if the data length in a transmission packet is variable.

[0018]

[Means for solving the problem] The 1st this invention is characterized by an invention including a compression means that compresses a digital signal which has correlativity in a signal series, a blocking means that blocks a compression signal from the mentioned above compression signal per predetermined signal length, a compression process information adding means that adds information on a compression process in the mentioned above compression means of a compression signal included in a block signal from the mentioned above blocking means in a block, an error correcting coding means to add redundancy signals to a block signal with which compression process information was added by the mentioned above compression process information adding means by a block unit, to a signal transmitted by transmission means that transmits an output signal of the mentioned above error correcting coding means, and the mentioned above transmission means.

The error detection/correcting means that performs error detection with the mentioned above redundancy signals added to the signal, and performs an error correction based on the error detection result, an expansion means that performs an expansion process that elongates an output signal of the mentioned above error detection / correcting means to a digital signal, an interpolation means which performs interpolation processing that used the mentioned above correlativity for a digital signal acquired by the mentioned above expansion means, a control means that controls an expansion process of the mentioned above expansion means, and interpolation processing of the mentioned above interpolation means based on the mentioned above compression process information included in an error detection result of the mentioned above error detection /correcting means and an output signal of the mentioned above error detection/correcting means, a compression means that compresses a digital signal with which the 2nd invention has correlativity in a signal series, a blocking means which blocks a compression signal compressed by the mentioned above compression signal per predetermined signal length, the error detection / correction coding means for adding redundancy signals to a block signal outputted from the mentioned above blocking means by a block unit, and enabling detection or correction for an error, a transmission means that transmits the error detection / correction coding signal error detection /correction-

coding by the mentioned above error detection / correction coding means via a transmission line, error detection/correction processing is performed about the mentioned above error detection / correction coding signal from the mentioned above transmission means, when the mentioned above redundancy signals are removed and an error exists in the mentioned above error detection/correction signal at least as the result, the error detection / a correction processing means to output the error indication, and an expansion means that performs an expansion process which elongates an error detecting / correction processing signal outputted from the mentioned above error detection / correction processing means to a digital signal, to a block signal which is a digital transmission device provided with an interpolation means that performs interpolation processing which used the mentioned above correlativity for the mentioned above digital signal according to a state of an error indication outputted from the mentioned above error detection / correction processing means, and is outputted from the mentioned above blocking means. It has a compression process information adding means that adds information on a compression process in the mentioned above compression means of the mentioned above compression signal included in a block, the mentioned above expansion process and the mentioned above interpolation processing are performed using information on the mentioned above compression

process according to a state of an error indication outputted from the mentioned above error detection / correction processing means. The 3rd invention performs compression processing in the 1st or 2nd the mentioned above invention per 1st signal length by whom the mentioned above compression means was defined preliminary, and the mentioned above blocking means blocks per signal length predetermined that is the 2nd signal length shorter than the 1st signal length of the above. In the 1st or 2nd the mentioned above invention, the 4th invention the mentioned above compression means performs compression processing per 1st signal length defined preliminary, and supplementary information for the compression processing, generates a compression signal including a compression value corresponding to each signal in signal length of the above 1st, and the mentioned above blocking means, blocking per signal length predetermined that is the 2nd signal length shorter than the above 1st signal length, the mentioned above compression process information adding means adds information on the mentioned above compression process only to a block with which the mentioned above supplementary information is not included among block signals from the mentioned above blocking means. In the 2nd the mentioned above invention, the 5th invention the mentioned above compression means performs compression processing per 1st signal length defined preliminary, and supplementary information for

the compression processing generates a compression signal including a compression value corresponding to each signal in signal length of the above 1st, and the mentioned above blocking means, when blocking per signal length predetermined that is the 2nd signal length shorter than the 1st signal length of the above and performing the mentioned above expansion process and the mentioned above interpolation processing, using information on the mentioned above compression process. When judged with a block that returns from an error being the mentioned above supplementary information, interpolation processing of a signal length unit of the above 1st is performed. In the 1st the mentioned above invention, the 6th invention the mentioned above compression means performs compression processing per 1st signal length defined preliminary and supplementary information for the compression processing, generates a compression signal including a compression value corresponding to each signal in signal length of the above 1st, and the mentioned above blocking means, block per signal length predetermined that is the 2nd signal length shorter than the 1st signal length of the above, and the mentioned above control means, when it judges with a block that returns from an error being the mentioned above supplementary information, the mentioned above interpolation means is controlled by information on the mentioned above compression process to perform interpolation processing of a signal length unit of the

above 1st. In the 1st or 2nd the mentioned above invention, the 7th invention the mentioned above compression means performs compression processing per 1st signal length defined preliminary and supplementary information for the compression processing, generates a compression signal including a compression value corresponding to each signal in signal length of the above 1st, and the mentioned above blocking means, block per signal length predetermined that is the 2nd signal length shorter than the 1st signal length of the above, and the mentioned above compression process information adding means, information on the mentioned above compression process that it has only the information about a signal of the beginning of a block whose the mentioned above expansion process becomes possible independently by the mentioned above supplementary information among block signals from a blocking means is added. In the above 4th - 7th invention, the 8th invention, the mentioned above compression means, the mentioned above supplementary information that includes an address part, its address division information and position information on a signal of the beginning of a unit whose expansion process becomes possible by the mentioned above independent one in a unit whose the mentioned above expansion process becomes possible independently about each signal in signal length of the above 1st is generated. In the 9th invention, in the 1st or 2nd the mentioned above invention, the mentioned

above compression means compresses a video signal and an audio signal. The 10th invention compresses the mentioned above compression means with the MPEG system in the 9th the mentioned above invention.

[0019]

[Function] According to the 1st invention, the information on the compression process in the compression means of the compression signal included in the block is added, the redundancy signals for error detection and correction are added, and predetermined signal length block signal acquired by the blocking means is transmitted by a transmission means. Error detection is performed and, as for the transmitted block signal, the expansion process and interpolation processing using the mentioned above compression process information are performed based on this error detection result. When an error exists in the transmitted block signal by this, to a block signal without the error transmitted after the error block signal. Since the information on the compression process in the compression means of the compression signal within the block is added, the compression signal within a block signal without the mentioned above error can be elongated and interpolation processing can be performed to the block signal that was not elongated using the digital signal acquired by elongating. According to the 2nd invention, the information on the compression process in the compression means of the compression signal included in the block is added and

error detection /correction-coding and predetermined signal length block signal acquired by the blocking means is transmitted by a transmission means. The expansion process and interpolation processing using the mentioned above compression process information are performed by the state of an error indication where error detection/correction processing is performed and the transmitted error detection / correction coding signal are acquired as this result. When an error exists in the transmitted error detection / correction coding signal by this, to error detection / correction coding signal without the error transmitted error detection / after the correction coding signal, since the information on the compression process in the compression means of the compression signal within the signal is added, the compression signal within detection / correction coding signal without the mentioned above error can be elongated and interpolation processing can be performed to the error detection / correction coding signal which was not elongated using the digital signal acquired by elongating. According to the 3rd invention, in the 1st or 2nd the mentioned above invention, the 1st signal length compression signal defined preliminary is blocked by the 2nd signal length shorter than the above 1st signal length and the mentioned above compression process information is added and transmitted to the block signal. According to the 4th invention, the supplementary information for compression processing in a compression means of the 1st or 2nd the mentioned

above invention, only when a compression signal including the compression value corresponding to each signal in the 1st signal length defined preliminary is blocked by the 2nd signal length shorter than the 1st signal length of the above and the mentioned above supplementary information is not included in the blocked signal, the mentioned above compression process information is added. Namely, compression process either one of the mentioned above the mentioned above supplementary information or the information is added to the signal blocked and transmitted. When an error exists in the transmitted signal by this, to a signal without the error transmitted after the error. Since the mentioned above supplementary information or the mentioned above compression process information is added, the compression signal within a signal without this error can be elongated and interpolation processing can be performed to the signal that was not elongated using the digital signal acquired by elongating. According to the 5th invention, the supplementary information for a compression means in a compression means of the 2nd mentioned above invention, a compression signal including the compression value corresponding to each signal in the 1st signal length defined preliminary is blocked by the 2nd signal length shorter than the 1st signal length of the above, error detection / correction coding is added and carried out, and the mentioned above compression process signal is transmitted to the

block signal. Using and the information on the compression process added to the error detection / correction coding signal that does not have error transmitted error detection / after the correction coding signal when an error exists in the transmitted error detection / correction coding signal. When judged with error detection / correction coding signal without the mentioned above error being the mentioned above supplementary information, interpolation processing of the signal length unit of the above 1st is performed. According to the 6th invention, the supplementary information for a compression means in a compression means of the 1st the mentioned above invention, a compression signal including the compression value corresponding to each signal in the 1st signal length defined preliminary is blocked by the 2nd signal length shorter than the above 1st signal length and the mentioned above compression process signal is added and transmitted to the block signal. Using and the information on the compression process added to the block signal which does not have an error transmitted after the error block signal when an error exists in the transmitted block signal. When judged with a block signal without the mentioned above error being the mentioned above supplementary information, interpolation processing of the signal length unit of the above 1st is performed. According to the 7th invention, the supplementary information for compression processing in a compression means of the 1st or 2nd

mentioned above invention, a compression signal including the compression value corresponding to each signal in the 1st signal length defined preliminary is blocked by the 2nd signal length shorter than the 1st signal length of the above, and the mentioned above compression process information is added to the blocked signal. This compression process information consists only of information about the signal of the beginning of the block whose the mentioned above expansion process becomes possible independently by the mentioned above supplementary information among the blocked signals. When an error exists in the transmitted signal by this, to a signal without the error transmitted after the error. Since the mentioned above compression process information is added, using the information about the signal of the beginning of the block whose the mentioned above expansion process becomes possible independently using the mentioned above compression process information, namely, the mentioned above supplementary information. The compression signal within a signal without the mentioned above error can be elongated, and interpolation processing can be performed to the error detection / correction coding signal which was not elongated using the digital signal acquired by elongating. According to the 8th invention, in the 4th - the 7th invention, the address division of the compression value in the 1st signal length defined preliminary is carried out at the unit whose the

mentioned above expansion process becomes possible independently. And this address division information and the position information on the signal of the beginning of the unit whose expansion process becomes possible by the mentioned above independent one are generated as the mentioned above supplementary information, and this supplementary information and the mentioned above compression value are made into the compression signal of the above 1st signal length. According to the 9th invention, in the 1st or 2nd mentioned above invention, a video signal and an audio signal are compressed and transmitted, and the mentioned above expansion process and interpolation processing are carried out to this transmitted signal. According to the 10th invention, in the 9th the mentioned above invention, the mentioned above video signal and an audio signal are compressed by the MPEG system.

[0020] [Embodiment of the invention] Next, an embodiment of the invention is described using a drawing.

[0021] The digital transmission device according to this invention is applied to the digital transmission device 100 as shown on drawing 1, for example.

[0022] As MPEG is used for this digital transmission device 100 as compression technology and it is shown on the mentioned above drawing 1, the digital audio information produced by digitizing an audio signal is input terminal Iin1. The sound high efficiency coding

circuit 1 supplied by passing, the digital video data produced by digitizing a video signal is input terminal In2. The image high efficiency coding circuit 2 supplied by passing, it has the multiplexing circuit 3 to which each output of the sound high efficiency coding circuit 1 and the image high efficiency coding circuit 2 is supplied, the error correcting coding circuit 4 to which the output of the multiplexing circuit 3 is supplied, and the modulation circuit 5 to which the output of the error correcting coding circuit 4 is supplied. The output of the modulation circuit 5 is transmitted via the transmission line 6. The demodulator circuit 7 to which the data in which the digital transmission device 100 has been transmitted via the transmission line 6 is supplied, it has the error correction circuit 8 to which the output of the demodulator circuit 7 is supplied, the demultiplexing circuit 9 to which the output of the error correction circuit 8 is supplied, and the sound highly efficient decoder circuit 10 and the image highly efficient decoder circuit 11 to which the output of the demultiplexing circuit 9 is supplied respectively. The output of the image highly efficient decoder circuit 11 It is outputted via output terminal Iout2, the output of the sound highly efficient decoder circuit 10 is outputted via output terminal Iout1

[0023] When the internal configuration of the sound high efficiency coding circuit 1, the multiplexing circuit 3, the demultiplexing circuit 9, and the sound highly

efficient decoder circuit 10 is explained concretely, first the sound high efficiency coding circuit 1, input terminal In1, from the compression circuit 101 to which digital audio information is supplied. It has the compression control circuit 102, the access unit address generation circuit 103 to which the output of the compression control circuit 102 is supplied, and the output controlling circuit 104 to which each output of the compression circuit 101, the compression control circuit 102, and the access unit address generation circuit 103 is supplied. The output of the compression control circuit 102 is supplied to the compression circuit 101. And the output of the output controlling circuit 104 is supplied to the multiplexing circuit 3.

[0024] The packet attached information generating circuit 105 to which the output of the output controlling circuit 104 is supplied to the multiplexing circuit 3, it has the header generating circuit 106 and the packetizer circuit 107 to which each output of the output controlling circuit 104, the packet attached information generating circuit 105, the header generating circuit 106, and the image high efficiency coding circuit 2 is supplied. The output of the packetizer circuit 107 is supplied to the error correcting coding circuit 4.

[0025] The demultiplexing circuit 9 is provided with the depacketizer circuit 108 to which the output of the error correction circuit 8 is supplied. The output of the depacketizer circuit 108 is supplied to the sound highly

efficient decoder circuit 10 and the image highly efficient decoder circuit 11, respectively.

[0026] The sound highly efficient decoder circuit 10 is provided with the expansion circuit 109, the expansion control circuit 110 and the access unit address restoration circuit 111 to which the output of the depacketizer circuit 108 is supplied respectively, and the error data interpolation circuit 112 to which each output of the expansion circuit 109 and the expansion control circuit 110 is supplied. The output of the expansion control circuit 110 is supplied to the expansion circuit 109. And the output of the error data interpolation circuit 112 is outputted/ via output terminal Iout1.

[0027] Next, operation of the above digital transmission devices 100 is explained.

[0028] First, in the sound high efficiency coding circuit 1, the compression control circuit 102 controls compression processing of the compression circuit 10, and it also controls the access unit address generation circuit 103 synchronizing with this control.

[0029] The compression circuit 101 is controlled from the compression control circuit 102, for example, according to advice ISO/IEC 11172-3 (MPEG1), the digital audio information from input terminal Iin1 is compressed in the data volume unit (1st signal length unit) that was able to be defined preliminary, and it changes into the audio access unit Da as shown on drawing 2 (a).

[0030] This audio access unit Da includes compression parameter field Da1, compression sample data Da2, and Cyclic Redundancy Check bit (CRC: Cyclic Redundancy Check) Da3, as shown on the mentioned above drawing 2 (a). Compression parameter field Da1 shows the compression attribute of compression sample data Da2. Compression sample data Da2, the upper account corresponds to the digital audio information of the data volume defined preliminary. CRC Da3 is used in order to detect the bit error on transmission.

[0031] The access unit address generation circuit 103, according to control of the compression control circuit 102, as shown on the mentioned above drawing 2 (b), the inside of compression sample data Da2 like compression sample data block Sb0L, Sb0r, ..., Sb26l, Sb26R, it divides into the unit that can be restored independently and address division information [0], [1], ..., [52], [53] (this address division information is next called access unit address Db) are given to each compression sample data block Sb0L, Sb0r, ..., Sb26l, Sb26R. The access unit address generation circuit 103 generates the bit position information (next the data start address Dc) of the beginning of each compression sample data block Sb0L, Sb0r, ..., Sb26l, Sb26R, as shown on the mentioned above drawing 2 (c).

[0032] “It can restore independently” is not being able to restore without the information on compression parameter field Da1 that is the mentioned above here.

[0033] The audio access unit Da (compression value) generated as mentioned above in the compression circuit 101, the access unit address Db and the data start address Dc (supplementary information) that were generated in the access unit address generation circuit 103 are continuously supplied to the multiplexing circuit 3 according to control of the output controlling circuit 104. The continuous audio access unit Da, the access unit address Db and the data start address Dc that are supplied to this multiplexing circuit 3 are called audio elemental stream Dd (the mentioned above drawing 2 (d)).

[0034] On the other hand, for example according to advice ISO/IEC 13818-2 (MPEG 2), the image high efficiency coding circuit 2, the digital video data from input terminal Iin2 is compressed, it changes into an image access unit and the image access unit is continuously supplied to the multiplexing circuit 3 to the multiplexing circuit 203. The continuous image access unit supplied to this multiplexing circuit 3 is called image elemental stream.

[0035] Next, in the multiplexing circuit 3 the packetizer circuit 107, as shown on the dashed line of the mentioned above drawing 2 (d), the audio elemental stream Dd from the output controlling circuit 104 of the sound high efficiency coding circuit 1 predetermined data length L (the 2nd signal length), for example, it starts to 184 bytes or less data length L according to advice ISO/IEC 13818-3 (MPEG 2).

The packetizer circuit 107 is started to predetermined data length L about the image elemental stream from the image high efficiency coding circuit 2 as well as the audio elemental stream Dd.

[0036] It can come, simultaneously the header generating circuit 106 generates the packet header added to the data of data length L started in the packetizer circuit 107, and supplies it to the packetizer circuit 107. The packet attached information that the packet attached information generating circuit 105 also adds to the data of data length L started in the packetizer circuit 107, for example, packet attached information including the information about the adaptation field according to advice ISO/IEC 13818-3 (MPEG 2) is generated, and the packetizer circuit 107 is supplied.

[0037] The multiplexing circuit 3 to the data of data length L cut down as mentioned above. Thus, the packet header from the header generating circuit 106, it packetizes to 188 bytes which added the packet attached information from the packet attached information generating circuit 105, and followed the fixed length 13818-3 (MPEG 2), for example, advice ISO/IEC and the error correcting coding circuit 4 is supplied.

[0038] Each audio packet (packetized sound De1) produced by packetizing audio elemental stream Dd as mentioned above here, packet header Df1 generated by data (pay load) Df3 of data length L in the header generating circuit 106 as shown on the mentioned above

drawing 2 (f), packet attached information Df2 generated in the packet attached information generating circuit 105 is added, and further, as shown on the mentioned above drawing 2 (g), it has composition that contained access unit address Dg1 and data start address Dg2 in packet attached information Df2.

[0039] Namely, the packet attached information generating circuit 105, when packet attached information Df2 to packetized sound De1 is generated, the access unit address Db from the output controlling circuit 104 of the sound high efficiency coding circuit 1, namely, store in the predetermined field of packet attached information Df2 the address value (access unit address Dg1) of a compression sample data block like Sb0L shown on the mentioned above drawing 2 (a) which can be decoded by independent that is contained in the packetized sound De1. The information (data start address Dg2) on from which position the compression sample data block has begun using the data start address Dc from the output controlling circuit 104 of the sound high efficiency coding circuit 1 is generated and it stores in the predetermined field of packet attached information Df2.

[0040] Thus, packet additional information Df2 added to packetized sound De1, as shown on the mentioned above drawing 2 (g), access unit address Dg1 (= Db [X] of the mentioned above drawing 2 (b)), and data start address Dg2 (= Dc of the mentioned above drawing 2 (c)), it becomes what was included as information on

the compression process in the compression circuit 101 of compression sample data Da2 mentioned above.

[0041] The multiplexing circuit 3 as mentioned above by the packetizer circuit 107. The audio elemental stream Dd and image elemental stream are packetized to each fixed length, and each packet is supplied to the error correcting coding circuit 4 by the audio elemental stream Dd and the frequency corresponding to the bit rate of each image elemental stream.

[0042] Next, the error correcting coding circuit 4 adds the parity data (redundancy signals) of error correcting codes, such as a Reed Solomon code, to the packet from the packetizer circuit 107 of the multiplexing circuit 3 by a packet unit, and supplies it to the modulation circuit 5.

[0043] And the modulation circuit 5 modulates the packet to which parity data was added in the error correcting coding circuit 4 according to the transmission line 6 and supplies it to the demodulator circuit 7 by the transmission line 6.

[0044] Thus, as shown on the mentioned above drawing 2 (e), the transmission packet data De which video packet De2 and packetized sound De1 multiplexed will be supplied to the demodulator circuit 7.

[0045] Next, the demodulator circuit 7 restores to the transmission packet data De supplied by the transmission line 6 by a packet unit and supplies them to the error correction circuit 8.

[0046] Next, the error correction circuit 8 supplies the packet which performed the error correction using the parity data added to the packet from the demodulator circuit 7, and performed the error correction with the error flag (error indication) obtained as a result to the demultiplexing circuit 9.

[0047] Next, in the demultiplexing circuit 9, the packet from the error correction circuit 8 performs that discernment that is packetized sound De1 or video packet De2, and divides the depacketizer circuit 108 into the audio elemental stream Dd and image elemental stream. And the depacketizer circuit 108 supplies the audio elemental stream Dd to the sound highly efficient decoder circuit 10 with the error flag from the error correction circuit 8, and supplies image elemental stream to the image highly efficient decoder circuit 11 with the error flag from the error correction circuit 8.

[0048] Here, when the depacketizer circuit 108 identifies a packet, about packetized sound De1, it extracts packet attached information Df2 to access unit address Dg1 and data start address Dg2 which were added to the packet, and supplies it to the sound highly efficient decoder circuit 10.

[0049] Thus, in the sound highly efficient decoder circuit 10, the audio elemental stream Dd from the depacketizer circuit 108 is supplied to the expansion circuit 109, the error flag from the depacketizer circuit 108 is supplied to the expansion control circuit 110 and access unit address Dg1 from the depacketizer circuit

108 and data start address Dg2 are further supplied to the access unit address restoration circuit 111.

[0050] Next, in the sound highly efficient decoder circuit 10, for example according to advice ISO/IEC 11172-3 (MPEG1), the expansion circuit 109 elongates the audio elemental stream Dd from the depacketizer circuit 108 and restores digital audio information.

[0051] It can come, simultaneously the expansion control circuit 110 controls the expansion process of this expansion circuit 109.

[0052] When an error exists in the packet to which the expansion process is performed in the expansion circuit 109 here, the expansion control circuit 110, with the error flag from the depacketizer circuit 108, it recognizes that an error exists, and the expansion circuit 109 is controlled so that an expansion process is suspended, until the packet which does not have an error in the expansion circuit 109 next is inputted.

[0053] And simultaneously with it, the expansion control circuit 110 will require access unit address Dg1 and data start address Dg2 of the access unit address restoration circuit 111, if it recognizes that the packet that does not have an error in the expansion process circuit 109 was inputted. By this the access unit address restoration circuit 111, access unit address Dg1 from the depacketizer circuit 108 and data start address Dg2 corresponding to a packet without the mentioned above error, namely, access unit address Dg1 and data start

address Dg2, are supplied to the expansion control circuit 110.

[0054] The expansion control circuit 110 by access unit address Dg1 from the access unit address restoration circuit 111 and data start address Dg2. The expansion circuit 109 is controlled to distinguish the input timing and the access unit address of a compression sample data block that can be restored by independent of a packet without the mentioned above error, to search and refer to compression parameter field Da1 corresponding to it, and to perform an expansion process.

[0055] The digital audio information restored as mentioned above in the expansion circuit 109 is supplied to the error data interpolation circuit 112.

[0056] And the expansion control circuit 110 controls the error data interpolation circuit 112 to perform interpolation processing.

[0057] Thus, the error data interpolation circuit 112 carries out interpolation processing etc. to the compression sample data block which the expansion process has not constituted in the digital audio information from the expansion circuit 109.

[0058] And the digital audio information to which interpolation processing etc. were performed is outputted via output terminal Iout1 in the error data interpolation circuit 112.

[0059] On the other hand, for example according to advice ISO/IEC 13818-2 (MPEG 2), the image highly efficient decoder circuit 11 elongates the image

elemental stream from the depacketizer circuit 108 of the demultiplexing circuit 9 and restores it to a digital video data. At this time, the image highly efficient decoder circuit 11 processes a frame or field interpolation to error data by referring to the error flag from the depacketizer circuit 108.

[0060] And the digital video data in which it was restored by this image highly efficient decoder circuit 11 and interpolation processing etc. were performed is outputted by output terminal Iout2.

[0061] As mentioned above, in the digital transmission device 100, the address value of a compression sample data block like Sb0L of the mentioned above drawing 2 (a) that can be restored independently (access unit address Dg1), and the information (data start address Dg2) on from which position of a packet the compression sample data block has begun, by having constituted so that it might add and transmit to a packet as information on the compression process in the compression circuit 101 of a compression sample data block, when an error exists in the transmitted packet, using the information on the mentioned above compression process added to the packet without the error transmitted to the next. The input timing and the address value of a compression sample data block which can be restored by independent in a packet without the error can be distinguished easily. For this reason, the restored data produced by elongating the compression sample data block that can be restored by

independent in a packet without the mentioned above error can perform interpolation processing to the compression sample data block that was not elongated. For example, in the digital transmission device 100, audio elemental stream (continuous audio access unit) is generated according to advice ISO/IEC 11172-3 (MPEG1), when transmitting 48 kHz and a transmission rate as 384k bps, a sampling frequency in the former. When the worst, the data interpolation of 1.4kbit can be managed to having turned all the audio access units of 9.2kbit to interpolation processing only by adding 11-bit packet attached information to a transmission packet. Thus, this digital transmission device 100, even when an error exists in the transmitted packet, since it is not lost, even if the data length in a packet is variable length, the position information on the compression sample data in the packet after an error packet can perform the compensation process of a packet unit, and can perform efficient transmission processing.

[0062] The packet attached information generating circuit 105 only receives packet attached information Df2 added to packetized sound De1 in which the access unit address Db and the data start address Dc as shown on the mentioned above drawing 2 (b), (c) are not included, it is good also as storing access unit address Dg1 and data start address Dg2 in the predetermined field.

[0063] [Effect of the invention] As explained above, in this invention, to the signal blocked by the blocking

means, it constituted so that the information on the compression process in the compression signal of the compression signal included in the block might be added, it might transmit and an expansion process and interpolation processing might be carried out to the transmitted signal using the information on the mentioned above compression process based on the result of having performed error detection. Thus, even if the data length within a block is variable, interpolation processing can be performed by a block unit. Thus, efficient transmission can be performed. For example, compress according to advice ISO/IEC 11172-3 (MPEG1), and when transmitting 48 kHz and a transmission rate as 384k bps, a sampling frequency in the former. When the worst, interpolation processing of 1.4kbit can be managed only by adding 11-bit compression process information to the blocked signal to having turned all the signals with which 9.2kbit was blocked to interpolation processing.

[Brief description of the drawings]

[Drawing 1] is a block diagram showing the composition of the digital transmission device according to this invention.

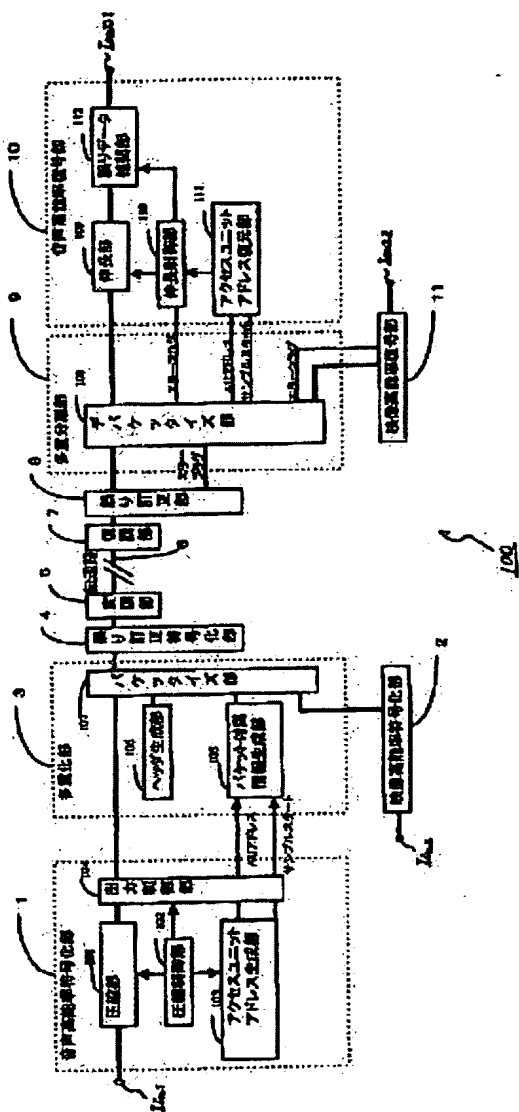
[Drawing 2] is a drawing for explaining send data in the mentioned above digital transmission device.

[Drawing 3] is a block diagram showing the composition of the conventional digital transmission device.

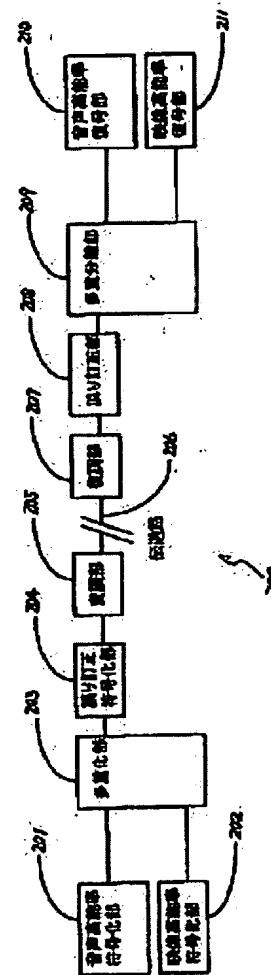
[Description of numerals]

- 1 Sound high efficiency coding circuit
- 2 Image high efficiency coding circuit
- 3 Multiplexing circuit
- 4 Error correcting coding circuit
- 5 Modulation circuit
- 6 Transmission line
- 7 Demodulator circuit
- 8 Error correction circuit
- 9 Demultiplexing circuit
- 10 Sound highly efficient decoder circuit
- 11 Image highly efficient decoder circuit
- 100 Digital transmission device
- 101 Compression circuit
- 102 Compression control circuit
- 103 Access unit address generation circuit
- 104 Output controlling circuit
- 105 Packet attached information generating circuit
- 106 Header generating circuit
- 107 Packetizer circuit
- 108 Depacketizer circuit
- 109 Expansion circuit
- 110 Expansion control circuit
- 111 Access unit address restoration circuit
- 112 Error data interpolation circuit

Drawing 1



Drawing 3



Drawing 2

